

CLIPPEDIMAGE= JP354150946A  
PAT-NO: JP354150946A  
DOCUMENT-IDENTIFIER: JP 54150946 A  
TITLE: LOW-BAND PASS FILTER

PUBN-DATE: November 27, 1979

INVENTOR-INFORMATION:

NAME

KADOTA, HIROSHI

ASSIGNEE-INFORMATION:

NAME

MATSUSHITA ELECTRIC IND CO LTD

COUNTRY

N/A

APPL-NO: JP53059700

APPL-DATE: May 18, 1978

INT-CL (IPC): H03H007/28; H01L029/76

US-CL-CURRENT: 257/246

ABSTRACT:

PURPOSE: To facilitate an easy formation of IC with the same chip for the filter using the charge transfer element by using one end of the charge transfer element region as the signal input part and the other end as the signal output part each and then connecting the electrode formed on the impurity layer via an insulator to the switching element.

CONSTITUTION: Transfer charge element part 7, 8 and 9 are provided on the surface of the semiconductor substrate, and then coupling diffusion layer 2 and 3 are added to give the electric connection between parts 7, 8 and 9, along with input part diffusion layer 1 to compose the signal input/output part plus output part diffusion layer 4 to compose the output part respectively. In addition, insulator film 15 is provided on layer 23, and electrode 5 and 6 connected to switching element 10 and 11 independently are

provided via film

15. At the same time, layer 2 and 3 plus electrode 5 and 6 are formed so that plural units of the capacity value may be secured between them, and element 10 and 11 are connected to electrode 5 and 6 so that the capacity value may be controlled independently.

COPYRIGHT: (C)1979, JPO&Japio

⑩日本国特許庁(JP)

⑪特許出願公開

⑫公開特許公報(A)

昭54—150946

⑬Int. Cl.<sup>2</sup>

H 03 H 7/28

H 01 L 29/76

識別記号

⑭日本分類

98(3) A 32

99(5) E 3

庁内整理番号

6238—5 J

6603—5 F

⑮公開 昭和54年(1979)11月27日

発明の数 1

審査請求 未請求

(全 4 頁)

⑯低域通過濾波器

門真市大字門真1006番地 松下  
電器産業株式会社内

⑰特 願 昭53—59700

⑰出 願 人 松下電器産業株式会社

⑱出 願 昭53(1978)5月18日

門真市大字門真1006番地

⑲発 明 者 廉田浩

⑲代 理 人 弁理士 中尾敏男 外1名

明 細 書

1、発明の名称

低域通過濾波器

2、特許請求の範囲

- (1) 半導体基板表面に、複数個の電荷転送素子領域と、前記電荷転送素子領域間を電気的に結合する不純物拡散層とが形成され、前記不純物拡散層上に絶縁膜を介して形成せられた電極はスイッチング素子に接続されてなり、前記電荷転送素子領域の一端を信号の入力部とし、同他端を信号の出力部とすることを特徴とする低域通過濾波器。

- (2) 不純物拡散層と電極とが、それらの間で複数個の容量値を有するように形成され、スイッチング素子が、前記容量値を独立に制御し得るよう前記電極に接続されてなることを特徴とする特許請求の範囲第1項に記載の低域通過濾波器。

3、発明の詳細な説明

本発明は電荷転送素子の転送特性を利用した極

めて簡便で非常に小形の低域通過濾波器に関する。

低域通過濾波器(ローパスフィルタ;以後LPFと略述する)は従来種々の形式のものが発表されているが、高次の減衰特性を得るためには誘導性の回路要素を必要としたり、また集積回路化した場合でも演算増幅器を用いるためビデオ周波数帯以上の周波数に対するLPFでカットオフ周波数を適切に選択したりすることができない等の欠点があった。

第1図(a),(b)に本発明の一実施例である基本的構成の平面図および断面図を示す。

同図中、1~4は高濃度不純物拡散層(以後単に拡散層と略述する)で特に拡散層1,4は各々入力および出力部拡散層であり、拡散層2,3は電荷転送素子部分7,8,9を結合するものである。電荷転送素子7,8,9はこの場合説明の都合で2相クロック駆動の電荷結合素子を使っているが、3相または4相クロック駆動の電荷結合素子やまたバケットブリゲート素子等の電荷転送素子一般について本発明は成り立つ。5,6は拡散

$$(1 - \cos 2\pi f_s / f_c)]$$

$$\text{位相特性: } \Delta\phi = n\epsilon \sin 2\pi f_s / f_c$$

ところで本発明の場合、通常の転送以外に拡散層2, 3が入っているためこの部分の不完全転送による非転送効率 $\epsilon_d$ を追加する必要がある。電荷転送素子部分の間に挿入された拡散層の数を $n_d$ とすると、修正された周波数特性は

$$\text{振巾特性: } |A_{out}/A_{in}| = \exp[-n\epsilon + n_d\epsilon_d] \\ (1 - \cos 2\pi f_s / f_c)] \dots\dots(1)$$

$$\text{位相特性: } \Delta\phi = (n\epsilon + n_d\epsilon_d) \sin 2\pi f_s / f_c \dots\dots(2)$$

一般に電荷転送素子内の非転送効率 $\epsilon$ は非常に小さいもの( $10^{-4}$ 以下程度)であるため転送段数 $n$ が100~200程度以下であれば、 $n\epsilon$ の項はあまり問題とならない。そこで拡散層部分の不完全転送について次に考えてみる。

第2図(a)~(c)は拡散層部分の電荷転送状況を示したもので、同図(a)は断面拡大図、(但し、制御ゲート26はオン状態である)、同図(b)は同図(a)に対応した部分の電位分布および電荷分布図、同

層2, 3上に絶縁膜15を介して設けられた電極であり、これらの電極はスイッチ素子(この場合はMOSトランジスタ)10, 11を介して外部回路に接続される。一方出力部拡散層4まで転送された電荷は、この部分の浮遊容量に一旦蓄積され、MOSトランジスタ12によって形成されたソース・フロアで電圧信号に変換され、出力端31にとりだされる。14はソース・フロアの負荷抵抗である。また、一旦蓄積された信号電荷は、MOSトランジスタ13で形成されたリセット回路でドレイン30へ放出される。26, 27は拡散層2, 3上の電極と外部回路との結合を制御する制御端子、29はリセット制御端子である。16は2相クロック駆動のための電位障壁形成用の不純物層である。

さて一般に電荷転送素子で、一段当りの非転送効率を $\epsilon$ 、転送回路を $n$ 、クロック周波数を $f_c$ 、信号周波数 $f_s$ とすると、入力信号と出力信号との周波数特性は次のようになる。

$$\text{振巾特性: } |A_{out}/A_{in}| = \exp[-n\epsilon]$$

図(c)は22, 23端子に印加するクロック波形で、この場合ロッチャンネル形であるため、同図(b)には高電位部は相対的に低く低電位部は相対的に高く描かれている。クロックの(回)のタイミングに、拡散層から次の電荷転送素子部への転送が起こるが、この場合の等価回路としてはほぼ第3図のようなものが考えられる。

これを更に簡単化して考えるとMOSトランジスタ31はコンダクタンス $G$ で置き換えることができる。従って、電荷転送現象は $(c+c')/T$ の時定数をもつ緩和現象となり、一回のクロック周期 $T(=1/f_c)$ 中に転送されなかった電荷は取り残され不完全転送となる。従って非転送効率 $\epsilon_d$ は次のようになる。

$$\epsilon_d = \exp(-T/\tau), \quad \tau = (c+c')/G$$

従って、 $\tau$ が大きくなるに従って $\epsilon_d$ は非常に大きくなる。拡散層の浮遊容量 $c'$ は一般に電極間と容量 $C$ に比べて小さいので、制御電極26, 27をオン、オフすることで電極を外部の直流電位(図の場合はグラウンドに接続されている)に接

接するかしないかによって、等価的に、 $\tau = (c+c')/G$ (オンの場合)、または $\tau = c'/G$ (オフの場合)の切り換えが可能となる。制御ゲート26, 27等がオンの場合の時定数を $\tau_1$ 、同じくオフの場合の時定数を $\tau_0$ とすると、非転送効率もそれに対して、

$$\epsilon_{d1} = \exp(-T/\tau_1), \quad \tau_1 = (c+c')/G$$

$$\epsilon_{d0} = \exp(-T/\tau_0), \quad \tau_0 = c'/G$$

クロック周波数ある程度高くすると、

$$\epsilon_{d1} \gg \epsilon_{d0}$$

となる。

一方、電極と拡散層との間の容量 $C$ を数種類設けたとして各々独立に制御ゲートをオン、オフすると、上記の説明から類推できるとおり、複数個の非転送効率が生ずる。

$$\epsilon_{d0} = \exp(-T/\tau_0), \quad \tau_0 = c'/G$$

$$\epsilon_{d1} = \exp(-T/\tau_1), \quad \tau_1 = (c' + c_1)/G$$

$$\epsilon_{d2} = \exp(-T/\tau_2), \quad \tau_2 = (c' + c_2)/G$$

$$\epsilon_{dn} = \exp(-T/\tau_m), \quad \tau_m = (c' + c_m)/G$$

同様に  $\epsilon_{d0} \ll \epsilon_{d1}, \epsilon_{d2}, \epsilon_{d3}, \dots, \epsilon_{dm}$

$$(\epsilon_{d1} + \epsilon_{d2}, \epsilon_{d2} + \epsilon_{d3}, \dots)$$

以上構成の箇所て述べた種々の非伝送効率を周波特性の式(1), (2)へ代入して、同一種類の拡散層の個数をかけると、次のような最終的な周波数特性が得られる。

$$\text{振巾特性: } |A_{\text{out}}/A_{\text{in}}| = \exp[-(n\epsilon + n_{d0} \cdot \epsilon_{d0} + n_{d1} \cdot \epsilon_{d1} + n_{d2} \cdot \epsilon_{d2} + \dots)(1 - \cos 2\pi f_s/f_c)]$$

$$\text{位相特性: } \Delta\phi = (n\epsilon + n_{d0} \epsilon_{d0} + n_{d1} \epsilon_{d1} + \dots) \sin 2\pi f_s/f_c$$

振巾特性について、例えば図示すると第4図(a), (b)のようになる。図中A軸は振巾軸、F軸は周波数軸を示す。同図(a)は拡散層と電極間の容量が全て同一の場合で曲線(1)は制御ゲートオフ、(2)はオン状態である。曲線(2)から分るとおり、LPFとして減衰特性の非常によいものが得られる。一方、拡散層と電極間の容量を複数種類設けて、各々のグループを独立に制御(オン、オフ)する構成では、第4図(b)のようにカットオフ周波数が可変のLPFが実現できる。

電荷転送素子および周辺のスイッチ要素は全てきわめて容易に同一チップ内にIC化ができ、しかも上記のように特性のよいLPFを作ることができるわけで、小形で簡便なLPFが実現できるわけである。

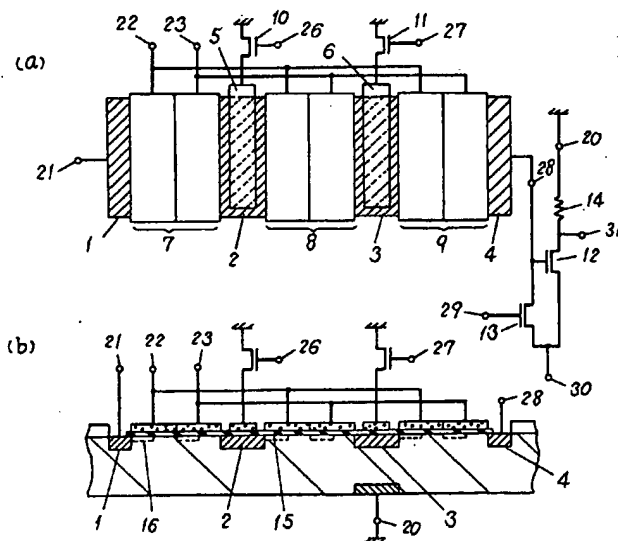
#### 4、図面の簡単な説明

第1図(a), (b)は本発明の一実施例を示す平面図及び断面図、第2図(a)~(c)は同実施例の要部拡大断面図、ポテンシャル図、クロック信号図、第3図は同実施例の拡散層部分の等価回路図、第4図(a), (b)は本発明のLPFの振巾周波数特性図である。

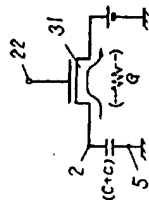
1 ……入力部拡散層、2, 3 ……結合用拡散層、4 ……出力部拡散層、5, 6 ……電極、7, 8, 9 ……電荷転送素子部、10, 11 ……スイッチ素子、12, 13 ……MOSトランジスタ、14 ……絶縁膜、15 ……電位障壁形成用不純物層、16, 17 ……制御ゲート。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

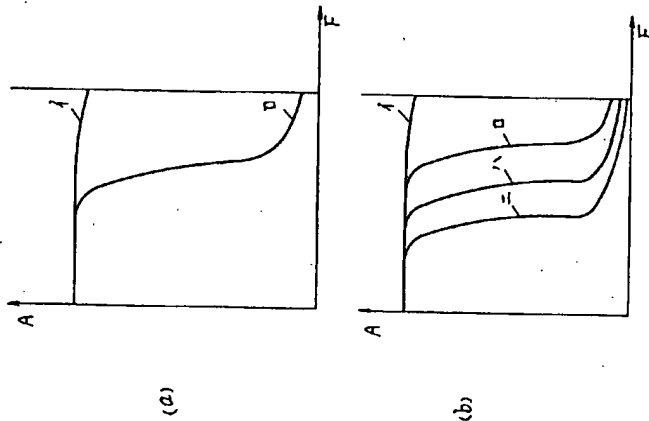
第 1 図



第 3 図



第 4 図



第 2 図

